

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re U.S. Patent Application of)
ANNO et al.)
Application Number: To Be Assigned)
Filed: Concurrently Herewith)
For: LIQUID CRYSTAL DISPLAY DEVICE)

10/002134
12/05/01
PTO
U.S. PATENT
AND TRADEMARK
OFFICE

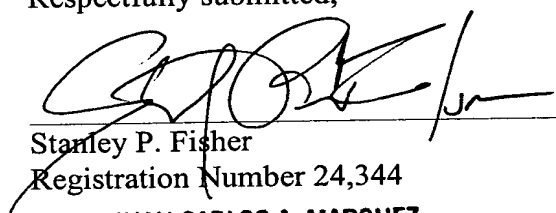
Honorable Assistant Commissioner
for Patents
Washington, D.C. 20231

**REQUEST FOR PRIORITY
UNDER 35 U.S.C. § 119
AND THE INTERNATIONAL CONVENTION**

Sir:

In the matter of the above-captioned application for a United States patent, notice is hereby given that the Applicant claims the priority date of December 7, 2000, the filing date of Japanese patent application 2000-372786. The certified copy of Japanese patent application 2000-372786 is being submitted herewith. Acknowledgment of receipt of the certified copy is respectfully requested in due course.

Respectfully submitted,


Stanley P. Fisher

Registration Number 24,344

JUAN CARLOS A. MARQUEZ

Registration No. 34,072

REED SMITH HAZEL & THOMAS LLP

3110 Fairview Park Drive
Suite 1400
Falls Church, Virginia 22042
(703) 641-4200

December 5, 2001

#2
Priority
Paper
J. McMillen
2/7/02

日本国特許庁
JAPAN PATENT OFFICE

380000449 us1



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年12月 7日

出願番号

Application Number:

特願2000-372786

出願人

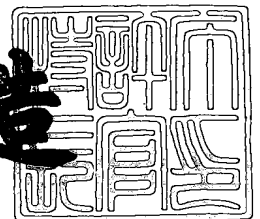
Applicant(s):

株式会社日立製作所

2001年 8月31日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3079246

【書類名】 特許願

【整理番号】 330000449

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

 【住所又は居所】 千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所
 ディスプレイグループ内

 【氏名】 阿武 恒一

【発明者】

 【住所又は居所】 千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所
 ディスプレイグループ内

 【氏名】 佐々木 亨

【特許出願人】

 【識別番号】 000005108

 【氏名又は名称】 株式会社日立製作所

【代理人】

 【識別番号】 100083552

 【弁理士】

 【氏名又は名称】 秋田 収喜

 【電話番号】 03-3893-6221

【手数料の表示】

 【予納台帳番号】 014579

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置

【特許請求の範囲】

【請求項 1】 液晶を介して互いに対向配置される基板のうち一方の基板の液晶側の各画素領域に他方の基板を介して入射される外来光を反射させる画素電極を備え、

この画素電極はその表面に凸部が散在されて形成されているとともに、前記各凸部は該画素電極を平面的に観た場合に異なる形状のものが 2 種以上あることを特徴とする液晶表示装置。

【請求項 2】 画素電極の表面に形成される凸部は、該画素電極の下層側に位置づけられる島状の多層の材料層によって形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】 島状の多層の各材料層は、その側壁に形成されるテーパにて角度の異なるものが存在することを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】 島状の多層の各材料層は、その層の数が異なるものが存在することを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 5】 島状の多層の各材料層は、その一の層の形状が他の島状の多層の材料層の一の層の形状と異なるものが存在することを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 6】 島状の多層の各材料層は、その一の層の形状の中心位置が他の層の形状の中心位置に対してずれていることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 7】 液晶を介して互いに対向配置される基板のうち一方の基板の液晶側の各画素領域に他方の基板を介して入射される外来光を反射させる画素電極を備え、

この画素電極はその表面に凸部が散在されて形成されているとともに、前記各凸部はそれぞれの側壁における形状が該画素電極を平面的に観た場合に異なるものが 2 種以上あることを特徴とする液晶表示装置。

【請求項 8】 一方の基板の液晶側の面に隣接して配置されるゲート信号線

と隣接して配置されるドレイン信号線とで囲まれた領域を画素領域とし、この画素領域に片側のゲート信号線からの走査信号の供給によって駆動される薄膜トランジスタと、この薄膜トランジスタを介して片側のドレイン信号線からの映像信号が供給される画素電極が備えられている請求項 1 あるいは 7 に記載の液晶表示装置。

【請求項 9】 画素電極は画素領域の大部分に形成されていることを特徴とする請求項 7 に記載の液晶表示装置。

【請求項 10】 画素電極は画素領域の一部に形成されていることを特徴とする請求項 7 に記載の液晶表示装置。

【請求項 11】 一方の基板の液晶側の面に隣接して配置されるゲート信号線と隣接して配置されるドレイン信号線とで囲まれた領域を画素領域とし、この画素領域に片側のゲート信号線からの走査信号の供給によって駆動される薄膜トランジスタと、この薄膜トランジスタを介して片側のドレイン信号線からの映像信号が供給される画素電極が備えられ、

この画素電極はその表面に凸部が散在されて形成され、この凸部は該画素電極の下層側に位置づけられる前記ゲート信号線と同一の材料層、薄膜トランジスタのゲート絶縁膜と同一の材料層、ドレイン信号線と同一の材料層、薄膜トランジスタを被う保護膜と同一の材料層のうち少なくとも 2 つの材料層の積層体によって形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 12】 保護膜は有機材料、あるいは無機材料と有機材料の順次積層体からなることを特徴とする請求項 11 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置に係り、特に、入射した外来光の反射光を用いて表示を行ういわゆる反射型と称されるタイプ又は透過型と反射型を兼ねたタイプのアクティブ・マトリクス型の液晶表示装置に関する。

【0002】

【従来の技術】

アクティブ・マトリクス型の液晶表示装置は、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面にたとえばx方向に延在しy方向に並設されるゲート信号線とy方向に延在しx方向に並設されるドレイン信号線とで囲まれる領域を画素領域とし、

これら各画素領域に、片側のゲート信号線からの走査信号の供給により駆動する薄膜トランジスタと、この薄膜トランジスタを介して片側のドレイン信号線からの映像信号が供給される画素電極とを備えている。

【0003】

この画素電極は、他方の基板の液晶側の面に形成された対向電極との間に該映像信号に対応した強さの電界を発生せしめ、液晶の光透過率を制御するようになっている。

【0004】

そして、このような液晶表示装置は、該画素電極を前記他方の基板（観察者側に位置づけられる基板）を介して入射される外来光を反射させる材料（たとえばA1）で構成することによって、いわゆる反射型として用いるものが知られている。

【0005】

また、画素電極の下層側に島状の材料層を散在的に位置づけさせるようにして、該材料層の凸部を該画素電極の表面に顕在させるようにし、均一で光散乱性の良好な反射特性を有するものも知られている（特開2000-98375号公報、特開平11-337961号公報参照）。

【0006】

【発明が解決しようとする課題】

しかしながら、このように構成された液晶表示装置は、画素電極の下層側に形成される島状の各材料層が、平面的に観察した場合にすべて同一の形状（相似的なものも含む）からなるため、これら各材料層によって該画素電極の表面に顕在された凸部の側面は全て同一のテーパ角を有するようになる。

【0007】

このため、画素電極の凸部の側面にて反射する光同士は互いに干渉し、これに

よって発生する干渉光が、表示品質の向上において不都合を生じせしめることが指摘されるに至った。

本発明は、このような事情に基づいてなされたものであり、その目的は、干渉光の発生を抑制できる液晶表示装置を提供することにある。

【 0 0 0 8 】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下の通りである。

【 0 0 0 9 】

本発明による液晶表示装置は、たとえば、液晶を介して互いに対向配置される基板のうち一方の基板の液晶側の各画素領域に他方の基板を介して入射される外来光を反射させる画素電極を備え、

この画素電極はその表面に凸部が散在されて形成されているとともに、前記各凸部は該画素電極を平面的に観た場合に異なる形状のものが2種以上あることを特徴とするものである。

【 0 0 1 0 】

このように構成された液晶表示装置は、画素電極の表面に形成された凸部において、該画素電極を平面的に観た場合に異なる形状のものを2種以上存在させることによって、該画素電極の凸部の側面にて反射する光同士は互いに干渉し難くなる。

このため、表示品質の向上が図れる。

【 0 0 1 1 】

【発明の実施の形態】

以下、本発明による液晶表示装置の実施例を図面を用いて説明をする。

【 0 0 1 2 】

実施例 1.

図2は本発明による液晶表示装置の画素の一実施例を示す平面図である。また、図2のI-I線における断面図を図1に示している。

【 0 0 1 3 】

図 2 は、マトリクス状に配置された多数の画素のうちの一つを示すもので、この画素の左右および上下のそれぞれに配置される他の画素も同様の構成となっている。

【 0 0 1 4 】

まず、図 2 において、透明基板 SUB 1 の液晶側の面に図中 x 方向に延在し y 方向に並設されるゲート信号線 GL が形成されている。

【 0 0 1 5 】

このゲート信号線 GL はたとえばアルミニウム (A 1) から形成され、その表面は陽極酸化されて A 1 の酸化膜 AO が形成されている。その後の熱処理によってヒロックが生じたたとえばドレイン信号線 DL との電氣的ショート等が発生するのを回避するためである。

【 0 0 1 6 】

そして、隣接する一対のゲート信号線 GL と後述の隣接する一対のドレイン信号線 DL とで囲まれる領域となる画素領域内には、幾つかの島状の A 1 層が形成されている。

【 0 0 1 7 】

この A 1 層は後に説明する他の島状の材料層とで積層されて画素領域内に凸部 PR を形成する層であり、この実施例では第 1 凸部 PR 1 と称する。また、後の説明でいう第 n 凸部 PR n (n = 1、2、3、…) とは積層体から構成される凸部 PR の一つの方法層を示すことを意味する。

【 0 0 1 8 】

なお、画素領域内に形成される前記凸部 PR は、この実施例では図 2 に示すように規則正しく整列されたものとして形成されている。しかし、第 1 凸部 PR 1 からなる A 1 層はこれら各凸部 PR を形成すべき位置に全て形成する必要はなく、ある凸部 PR には該第 1 凸部 PR 1 が形成され、他の凸部 PR には該第 1 凸部 PR 1 が形成されていないというようになっている。

【 0 0 1 9 】

また、前記第 1 凸部 PR 1 のうち幾つかの第 1 凸部 PR 1 に重畳するようにしてたとえば ITO (Indium-Tin-Oxide) 膜からなる第 2 凸部 PR 2 が形成されて

いる。この第2凸部PR2はこの実施例では第1凸部PR1に対して中心がずれて形成されている。このようにした理由は他の凸部PRと比較して平面的に観た形状をなるべく異ならしめるようにする趣旨からである。

【0020】

このため、凸部PRを形成しようとする個所であって、第1凸部PR1が形成されていない領域において前記第2凸部PR2が形成されている部分もある。

【0021】

そして、ゲート信号線GL、第1凸部PR1、第2凸部PR2をも被って透明基板SUB1の面にたとえばSiNからなる絶縁膜GIが形成されている。

【0022】

この絶縁膜GIは、後述のドイレン信号線DLに対してはゲート信号線GLとの層間絶縁膜としての機能、後述の薄膜トランジスタTFTに対してはそのゲート絶縁膜としての機能、後述の容量素子Caddに対してはその誘電体膜としての機能を有するようになっている。

【0023】

このため、この絶縁膜GIは各画素領域の全域にわたって形成されるのが通常であるが、この実施例では、画素領域内の凸部PRの形成領域にて選択的に形成され、その周囲の部分はエッチングがなされたものとして形成されている（図1参照）。このようにした理由は、画素領域内に形成する各凸部PRにおいて、この絶縁膜GIをもその一部すなわち第3凸部PR3として構成しようとせんがためである。

【0024】

そして、画素領域の左下においてゲート信号線GLと重畳する前記絶縁膜GI上において、たとえばa-Siからなるi型（真性：導電型決定不純物がドーピングされていない）の半導体層ASが形成されている。

【0025】

この半導体層ASは、その上面にソース電極およびドレイン電極を形成することによって、前記ゲート信号線GLの一部をゲート電極とするMIS型の薄膜トランジスタTFTの半導体層となるものである。

【 0 0 2 6 】

ここで、この半導体層 A S においても、この実施例では、画素領域内の凸部 P R の形成領域にて選択的に形成されている（図 1 参照）。前記絶縁膜 G I と同様に各凸部 P R において該半導体層 A S を第 4 凸部 P R 4 として構成しようとせんがためである。

【 0 0 2 7 】

薄膜トランジスタ T F T のソース電極 S D 1 およびドレイン電極 S D 2 は、前記絶縁膜 G I 上に形成されるドレイン信号線 D L と同時に形成されるようになっている。

【 0 0 2 8 】

すなわち、図中 y 方向に延在され x 方向に並設されるドレイン信号線 D L が形成され、このドレイン信号線 D L の一部を前記半導体層 A S の上面にまで延在させて形成することにより、その延在部は薄膜トランジスタ T F T のドレイン電極 S D 2 として形成される。

【 0 0 2 9 】

一方、ソース電極 S D 1 は画素領域内の大部分の領域にわたって形成される画素電極 P I X と一体に形成されるようになっている。

【 0 0 3 0 】

ドレイン信号線 D L （ドレイン電極）と画素電極 P I X （ソース電極）は、いずれも同一の材料層で形成され、この実施例の場合、クロム（C r）とアルミニウム（A l）の順次積層体によって形成されている。下層としてクロムを用いたのは半導体層 A S との接続を考慮し、また上層としてアルミニウムを用いたのは反射電極として機能させる画素電極 P I X の反射効率を考慮したためである。

【 0 0 3 1 】

そして、このようにして形成された画素電極 P I X の表面には前記凸部 P R の形状がほぼそのままに表面に顕在化するようになる。そして、これら各凸部 P R は層の数の異なるものもあり、また平面的に観た形状の異なるものもあるように構成されていることから、反射光の方向がランダムになり、これらが干渉し合うようなことはなくなる。したがって、表示の品質を向上させることができる効果

を奏する。

【 0 0 3 2 】

なお、ドレイン電極SD2、ソース電極SD1の半導体層ASとの界面には不純物がドーピングされた半導体層が形成され、この半導体層はコンタクト層として機能するようになっている。

【 0 0 3 3 】

前記半導体層ASを形成した後、その表面に不純物がドーピングされた膜厚の薄い半導体層を形成し、ドレイン電極SD2およびソース電極SD1を形成した後に、前記各電極をマスクとして、それから露出された不純物がドーピングされた半導体層をエッチングすることにより、上述した構成とすることができる。

【 0 0 3 4 】

そして、このようにドレイン信号線DLおよび画素電極PIX等が形成された透明基板SUB1の表面には、該ドレイン信号線DL等をも被ったたとえばSiNからなる保護膜PSVが形成されている。

この保護膜PSVは薄膜トランジスタTFTの液晶との直接の接触を回避するため等に設けられるものである。

【 0 0 3 5 】

一方、図示していないが、この透明基板SUBと液晶を介して対向配置される透明基板の液晶側の面には、各画素領域を画するようにしてブラックマトリクス（図2において点線枠BMで示している）が形成されている。

【 0 0 3 6 】

このブラックマトリクスBMは、外来の光が薄膜トランジスタTFTに照射するのを回避させるためと、表示のコントラストを良好にするために設けられている。

【 0 0 3 7 】

さらに、ブラックマトリクスBMの開口部（光が透過する領域となり、実質的な画素領域となる）には各画素領域に対応した色を有するカラーフィルタが形成されている。

【 0 0 3 8 】

このカラーフィルタは、たとえばy方向に並設される各画素領域において同色のフィルタが用いられ、x方向の各画素領域毎にたとえば赤(R)、緑(G)、青(B)のフィルタが順番に繰り返されて配列されている。

【 0 0 3 9 】

以下、このように構成される液晶表示装置の製造方法の一実施例を図3(a)ないし(e)を用いて説明する。

【 0 0 4 0 】

工程1. (図3(a))

まず、透明基板SUB上に、A1層をたとえばスパッタリング方法を用いて約300nmの厚さに形成する。ホトリソグラフィ技術を用いてホトレジスト樹脂膜によるマスクパターンを該A1層上に形成する(以下、ホト工程と称す)。

【 0 0 4 1 】

磷酸、塩酸、硝酸の混合溶液で該A1を選択エッチングした後、該ホトレジスト樹脂膜を剥離する。

【 0 0 4 2 】

これによって残存したA1層のパターンによって、ゲート信号線GL、および画素電極の表面に顕在させる複数の散在された第1凸部PR1を形成する。

【 0 0 4 3 】

工程2. (図3(b))

パターンニングされたA1層の表面を酒石酸溶液中で陽極酸化し、これにより厚さ約180nmの陽極酸化膜AOを形成する。

【 0 0 4 4 】

その後、透明基板SUBの表面に、ITO(Indium-Tin-Oxide)膜をたとえばスパッタリング方法により厚さ約100nmで形成し、ホト工程を経て、該ITO膜を王水溶液で選択エッチングする。

【 0 0 4 5 】

残存されたITO膜は前記A1による第1凸部PR1のうち幾つかの第1凸部PR1上の第2凸部PR2として形成され、あるいは前記第1凸部PR1の形成されていない部分において第2凸部PR2として形成される。

【0046】

工程3. (図3(c))

透明基板SUBの表面に、窒化シリコン膜SiNをたとえばCVD方法を用いて厚さ約240nmに堆積する。この窒化シリコン膜SiNは絶縁膜GIとして構成される。

【0047】

次に、非晶質シリコン層をCVD方法により厚さ約200nmに堆積させた後、磷(P)を約1%ドーピングしたn(+)非晶質シリコン層を厚さ約35nmに堆積する。これら非晶質シリコン層およびn(+)非晶質シリコン層の順次積層体は半導体層ASとして構成される。

【0048】

ホト工程後、6フッ化硫黄ガスを用いて前記半導体層ASと絶縁膜GIを一括ドライエッチングする。

【0049】

この場合、上層の半導体層のエッチング速度の方が、下層の絶縁膜のエッチング速度よりも速いため、絶縁膜の端部が約4°の順テーパ角となるのに対して、半導体層の端部は約70°の順テーパ角となる。

【0050】

この際のホト工程を経る半導体層ASと絶縁膜GIのドライ選択エッチングにおいては、前記第1凸部PR1（あるいは第2凸部PR2）上に重畳されるように絶縁膜GIと半導体層ASの積層体からなる第3凸部PR3、および第4凸部PR4が形成されるようになる。

【0051】

同図では、これら第3凸部PR3、第4凸部PR4は全ての第1凸部PR1（あるいは第2凸部PR2）上に重畳して形成されているが、これに限定されることはなく、第1凸部PR1（あるいは第2凸部PR2）のうち選択された幾つかのものに重畳して形成するようにしてもよい。

【0052】

工程4. (図3(d))

透明基板SUBの表面に、クロム(Cr)をたとえばスパッタリング方法を用いて厚さ約30nmに堆積し、さらにアルミニウム(Al)を厚さ約200nmに堆積する。これらCrとAlの積層体はドレイン信号線DL(薄膜トランジスタTFTのドレイン電極SD1、ソース電極SD2)あるいは画素電極PIXとして構成される。

【0053】

ホト工程後、磷酸、塩酸、硝酸の混合溶液を用いてAlを選択エッチングし、硝酸セリウム第二アンモン溶液を用いてCrを選択エッチングする。

【0054】

そして、半導体層AS上のドレイン電極SD1およびソース電極SD2から露出されたn(+)非晶質シリコン層を6フッ化硫黄ガスを用いてドライエッチングによって除去する。

【0055】

工程5.(図3(e))

透明ガラス基板の表面に、窒化シリコン(SiN)をたとえばCVD方法を用いて厚さ約300nmに堆積する。このSiN膜は保護膜PSVとして構成される。

【0056】

ホト工程後、6フッ化硫黄ガスを用いてドライエッチングによりパターニングする。このパターニングは、図示されていないが、画素領域の集合からなる表示部の領域外においてゲート信号線GLあるいはドレイン信号線DLの端子を露出するための孔開けとなる。

【0057】

実施例2.

図4は本発明による液晶表示装置の画素の他の実施例を示す平面図で、図2と対応した図となっている。図5は図4のV-V線における断面図を示している。

【0058】

図2の構成と比較して異なる構成は、薄膜トランジスタTFTのソース電極SD2(ドレイン電極SD1、ドレイン信号線DLも同様)と画素電極PIXは保

護膜 P S V を介して異なる層に位置づけられ、該画素電極 P I X は保護膜 P S V に形成されたコンタクト孔 C H を通してソース電極 S D 2 に接続されていることにある。

【 0 0 5 9 】

このような構成においても画素電極 P I X の下層側には多数の平面的形状の異なる凸部 P R が形成されており、該凸部 P R が画素電極 P I X の表面に顕在化されている。

【 0 0 6 0 】

以下、このようにして構成される液晶表示装置の製造方法の一実施例を図 6 を用いて説明する。

なお、この製造方法は、実施例 1（図 3）に示す構成の製造方法において、工程 5（図 3（e））までは同じとなっているため、それ以降の工程について説明する。

【 0 0 6 1 】

工程 6．（図 6（a））

透明基板 S U B の表面に形成された保護膜 P S V に、ホト工程を経てソース電極 S D 2 の延在部の一部を露出させて、コンタクト孔 C H を形成する。

【 0 0 6 2 】

工程 7．（図 6（b））

透明基板 S U B の表面に、クロム（C r）をたとえばスパッタリング方法を用いて厚さ約 3 0 n m に堆積し、さらにアルミニウム（A l）を厚さ約 2 0 0 n m に堆積する。これら C r と A l の積層体は画素電極 P I X として構成される。

【 0 0 6 3 】

ホト工程後、リン酸、塩酸、硝酸の混合溶液を用いて A l を選択エッチングし、硝酸セリウム第二アンモン溶液を用いて C r を選択エッチングする。

【 0 0 6 4 】

ここで、この工程 7 で保護膜 P S V の上面に画素電極 P I X を形成することにより、実施例 1 で形成されたクロムとアルミニウムとの順次積層体は画素電極としての機能が損なわれるようになる。

【 0 0 6 5 】

この積層体をそのまま残存させても液晶表示装置として何ら弊害はないが、凸部 P R の形成領域において島状に選択的に形成するようにしてもよい。

【 0 0 6 6 】

すなわち、ドレイン信号線 D L (ドレイン電極 S D 1)、ソース電極を形成する際に、その金属層 (C r と A l の順次積層体) によって、第 5 凸部 P R 5 を形成することによって、該凸部 P R の形状に変化をもたせることができる。図 7 はこのようにした場合の構成図である。

【 0 0 6 7 】

工程 8. (図 6 (c))

透明ガラス基板の表面に、窒化シリコン (S i N) をたとえば C V D 方法を用いて厚さ約 3 0 0 n m に堆積する。この S i N 膜は保護膜 P S V 1 として構成される。

【 0 0 6 8 】

ホト工程後、6 フッ化硫黄ガスを用いてドライエッチングによりパターニングする。このパターニングは、図示されていないが、画素領域の集合からなる表示部の領域外においてゲート信号線 G L あるいはドレイン信号線 D L の端子を露出するための孔開けとなる。

【 0 0 6 9 】

上述したように、画素電極 P I X の下層に位置づけられる各凸部 P R は、該画素電極 P I X を平面的に観察した場合に、少なくとも 2 種の形状のものが含まれているように構成したものである。

【 0 0 7 0 】

ここで、形状の異なる各凸部のそれぞれの態様を図 8 ないし図 1 0 を用いて説明をする。各図は、多数散在する凸部 P R のうちたとえば隣接する 3 個を選択し、それら 3 個の凸部 P R の形状を示しており、各図 (a) は平面図を、(b) は (a) の b - b 線における断面図を示している。

【 0 0 7 1 】

また、各図では、円形形状の材料を主として用いて凸部 P R を形成しているが

この形状に限らず、矩形、多角形あるいはその他の特殊な形状であってもよいことはいふまでもない。

【 0 0 7 2 】

まず、図 8 は、各凸部 P R は 2 層の材料層からなるとともに、一層目の凸部も二層目の凸部も円形形状からなっている。

【 0 0 7 3 】

ここで、二層目の凸部は一層目の凸部に対して中心をずらして配置させていることにある。

【 0 0 7 4 】

このように構成することにより、各凸部を比較した場合、それらの側壁におけるテーパ角が異なり、また同じであったとしても方向が異なるようにテーパが配置されることになる。

【 0 0 7 5 】

また、図 9 は、各凸部 P R において、一層の材料からなるもの、二層の材料からなるもの、三層の材料からなるものがあり、それらが混在して配置されている。

【 0 0 7 6 】

このように構成しても、各凸部 P R を比較した場合、それらの側壁におけるテーパ角が異なるようになる。

【 0 0 7 7 】

さらに、図 1 0 は、各凸部 P R が 2 層の材料層からなるとともに、二層目の材料はそれぞれ形状が異なったものとなっている。

【 0 0 7 8 】

このように構成しても、各凸部を比較した場合、それらの側壁におけるテーパ角が異なるようになる。

そして、本願発明の実施において、上述した基本的な各構成を組み合わせるようにして形成してもよいことはいふまでもない。

【 0 0 7 9 】

上述した実施例では、画素電極 P I X 上の下層に形成する保護膜 P S V は S i

N等の無機膜としたものであるが、たとえば樹脂膜等の有機膜であってもよく、また、無機膜と有機膜との順次積層体であってもよい。そして、これらを凸部PRにおける島状の材料層として形成する場合、該凸部PRはその頂部が滑らかな形状となることから、それが顕在化された画素電極PIXの表面に反射する光は方向がばらつき拡散性がよくなる効果を奏する。

【0080】

上述した実施例1では、表示領域の画素電極PIX上に保護膜PSV、実施例2では表示領域の画素電極PIX上に保護膜PSV1を設けているが、少なくともTF T部を被膜する構成としても、本願発明の効果は変わらない。

【0081】

なお、各実施例に示した液晶表示装置は各画素においてその大部分の領域に反射電極からなる画素電極を形成したものである。しかし、各画素においてほぼ半分の領域に透明電極からなる画素電極と残りの他の部分の領域に反射電極からなる画素電極を形成し、いわゆる透過型と反射型を兼ねた液晶表示装置においても適用できることはいうまでもない。

【0082】

【発明の効果】

以上説明したことから明らかなように、本発明による液晶表示装置によれば、干渉光の発生を抑制できるようになる。

【図面の簡単な説明】

【図1】

本発明による液晶表示装置の一実施例を示す要部構成図で、図2のI-I線における断面図である。

【図2】

本発明による液晶表示装置の画素の一実施例を示す平面図である。

【図3】

本発明による液晶表示装置の製造方法の一実施例を示す工程図である。

【図4】

本発明による液晶表示装置の画素の他の実施例を示す平面図である。

【図 5】

図 4 の V-V 線における断面図である。

【図 6】

本発明による液晶表示装置の製造方法の他の実施例を示す工程図である。

【図 7】

本発明による液晶表示装置の他の実施例を示す要部断面図である。

【図 8】

本発明による液晶表示装置の他の実施例を示す説明図である。

【図 9】

本発明による液晶表示装置の他の実施例を示す説明図である。

【図 1 0】

本発明による液晶表示装置の他の実施例を示す説明図である。

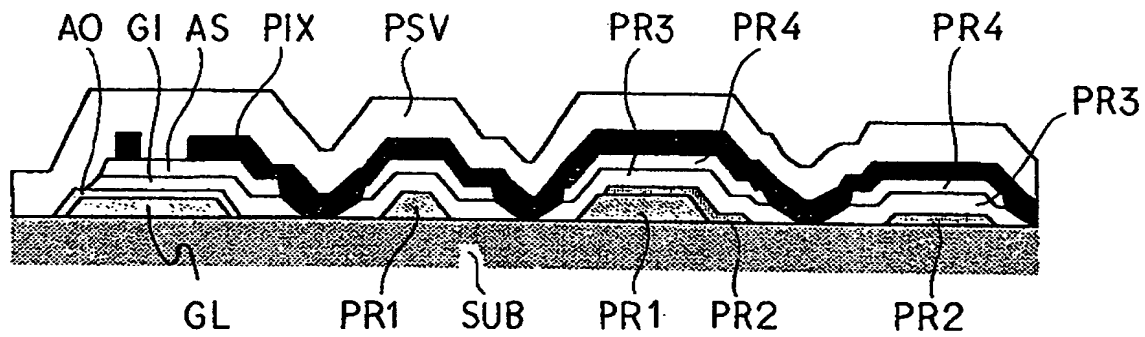
【符号の説明】

S U B ……透明基板、G L ……ゲート信号線、D L ……ドレイン信号線、T F
T ……薄膜トランジスタ、P I X ……画素電極、P R ……凸部、P R 1 ……第 1
凸部、P R 2 ……第 2 凸部、P R 3 ……第 3 凸部、P R 4 ……第 4 凸部、P R 5
……第 5 凸部。

【書類名】 図面

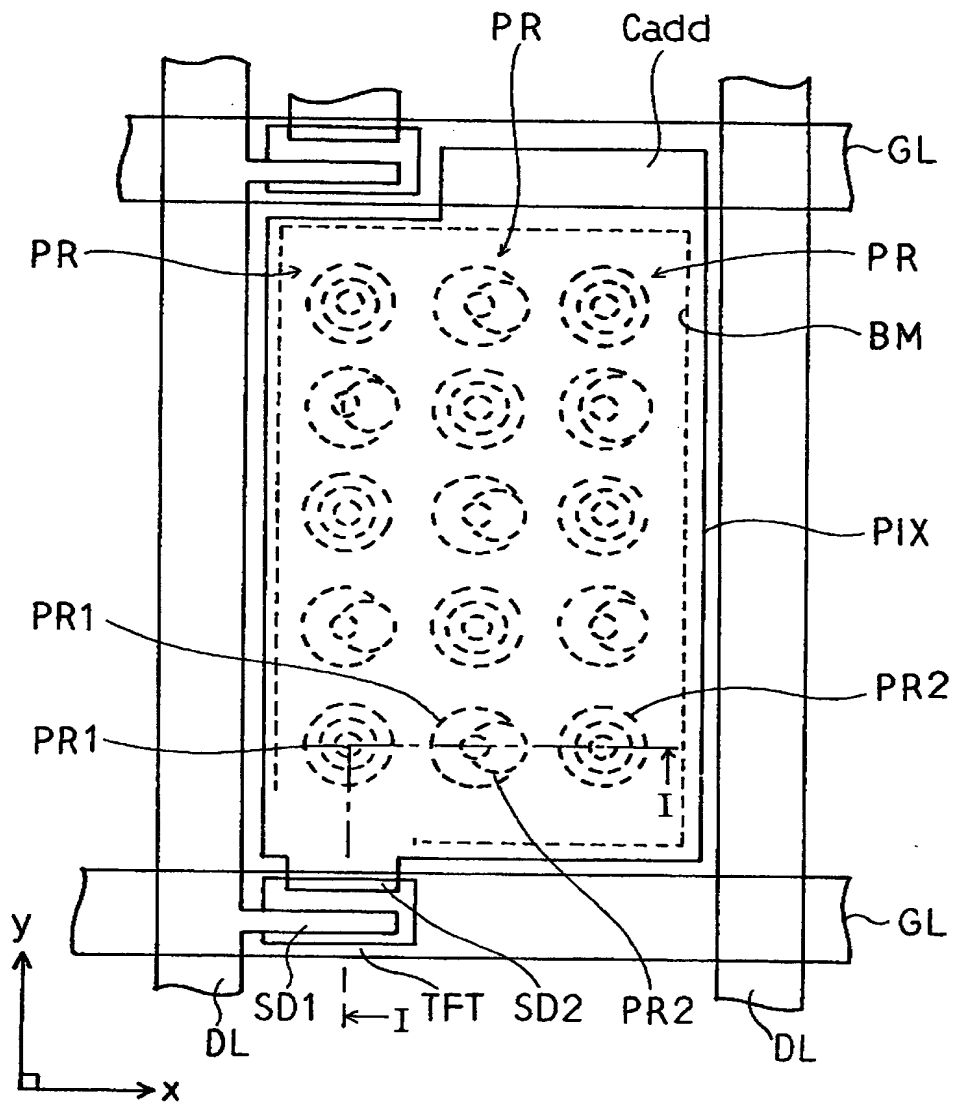
【図 1】

図 1



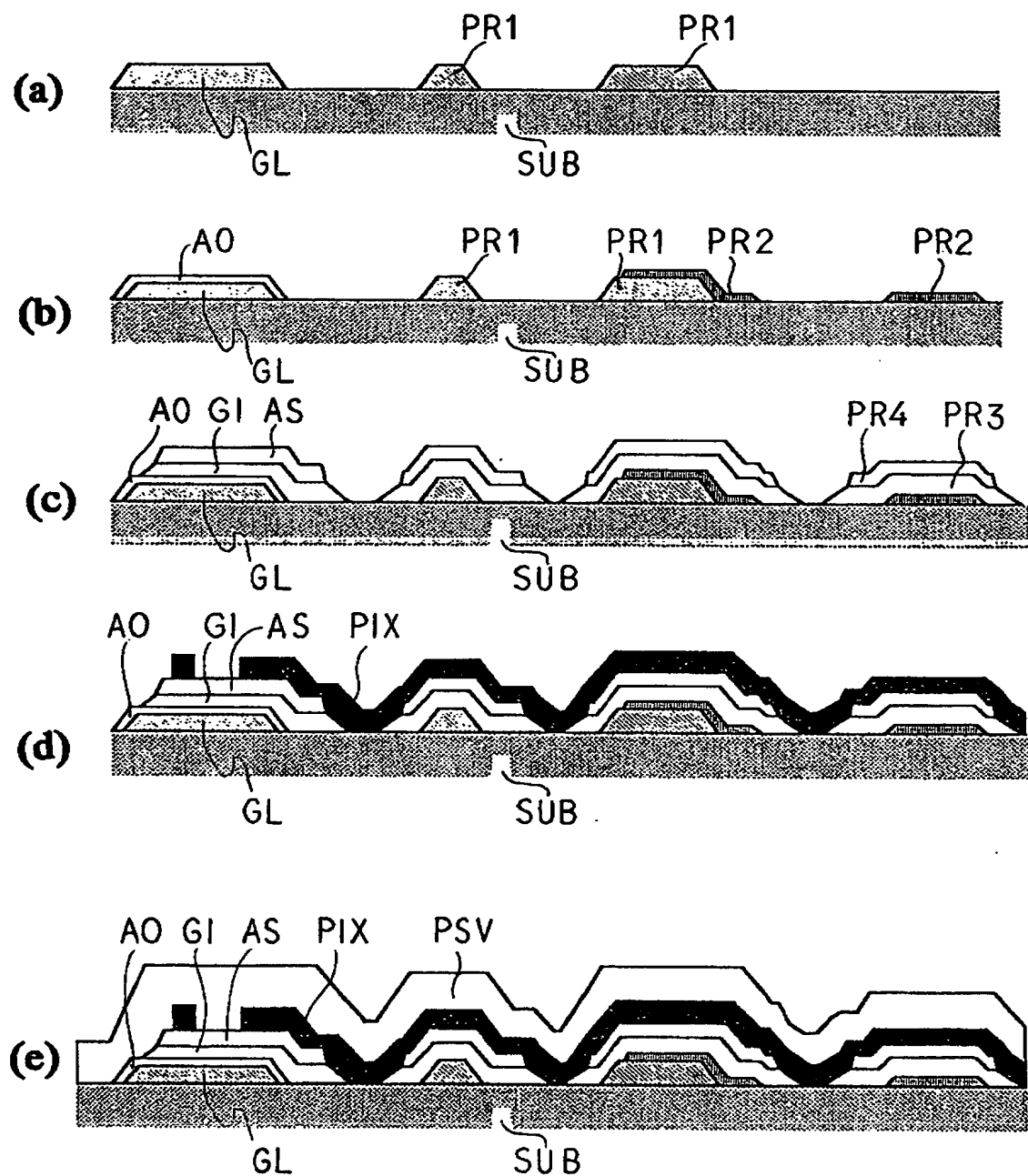
【図 2】

図 2



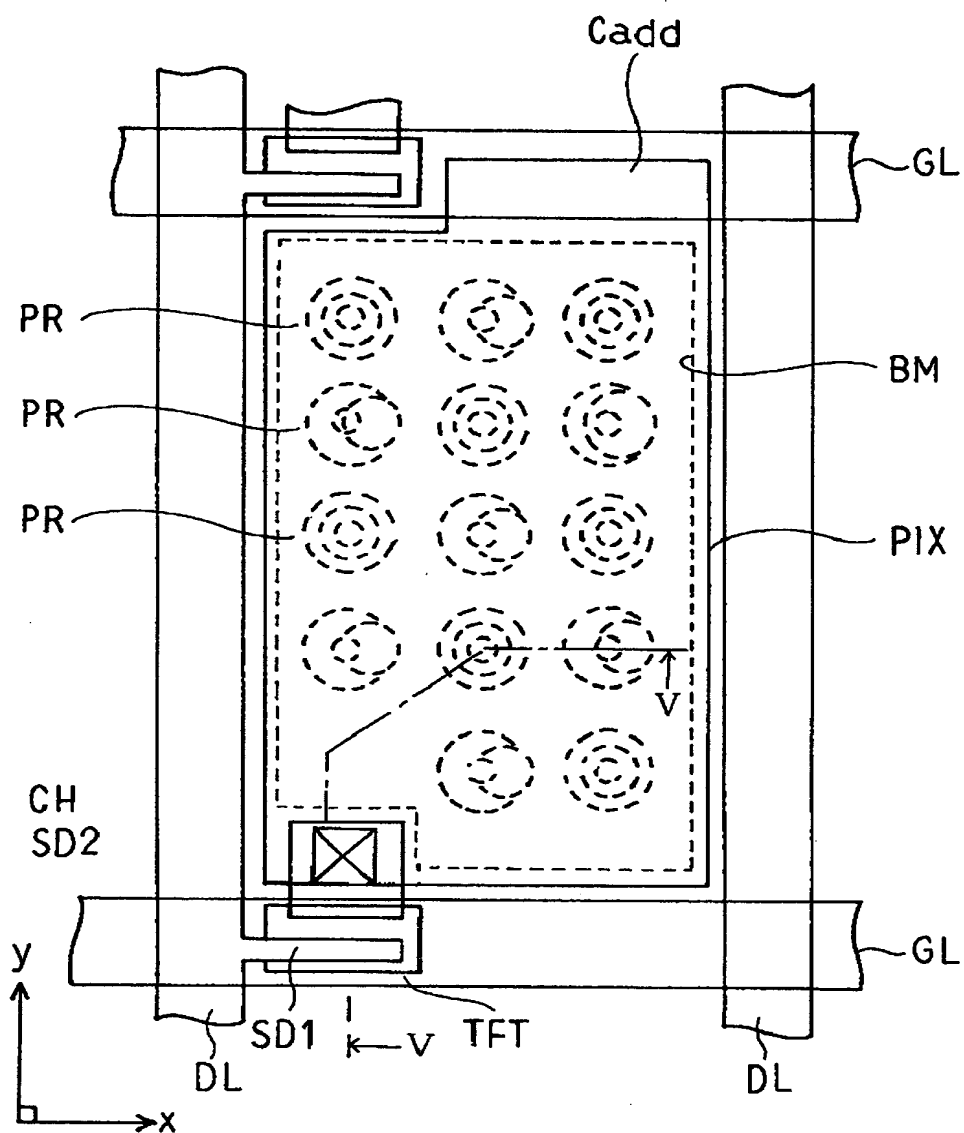
【図 3】

図 3



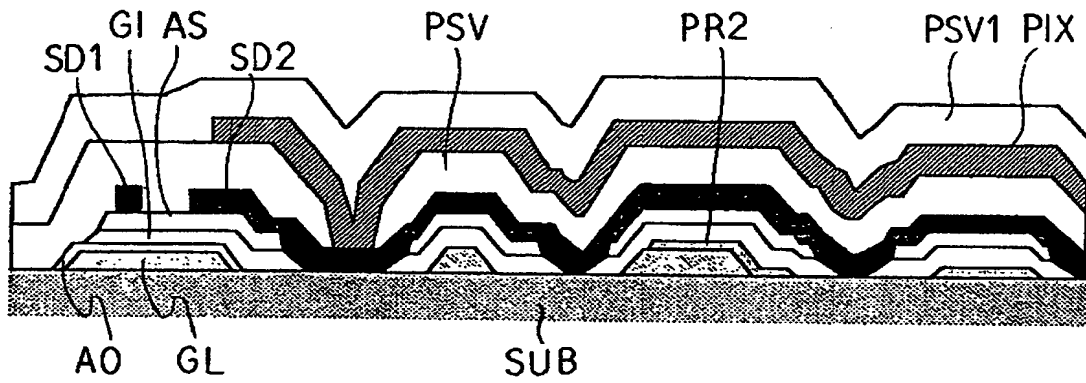
【図4】

図 4



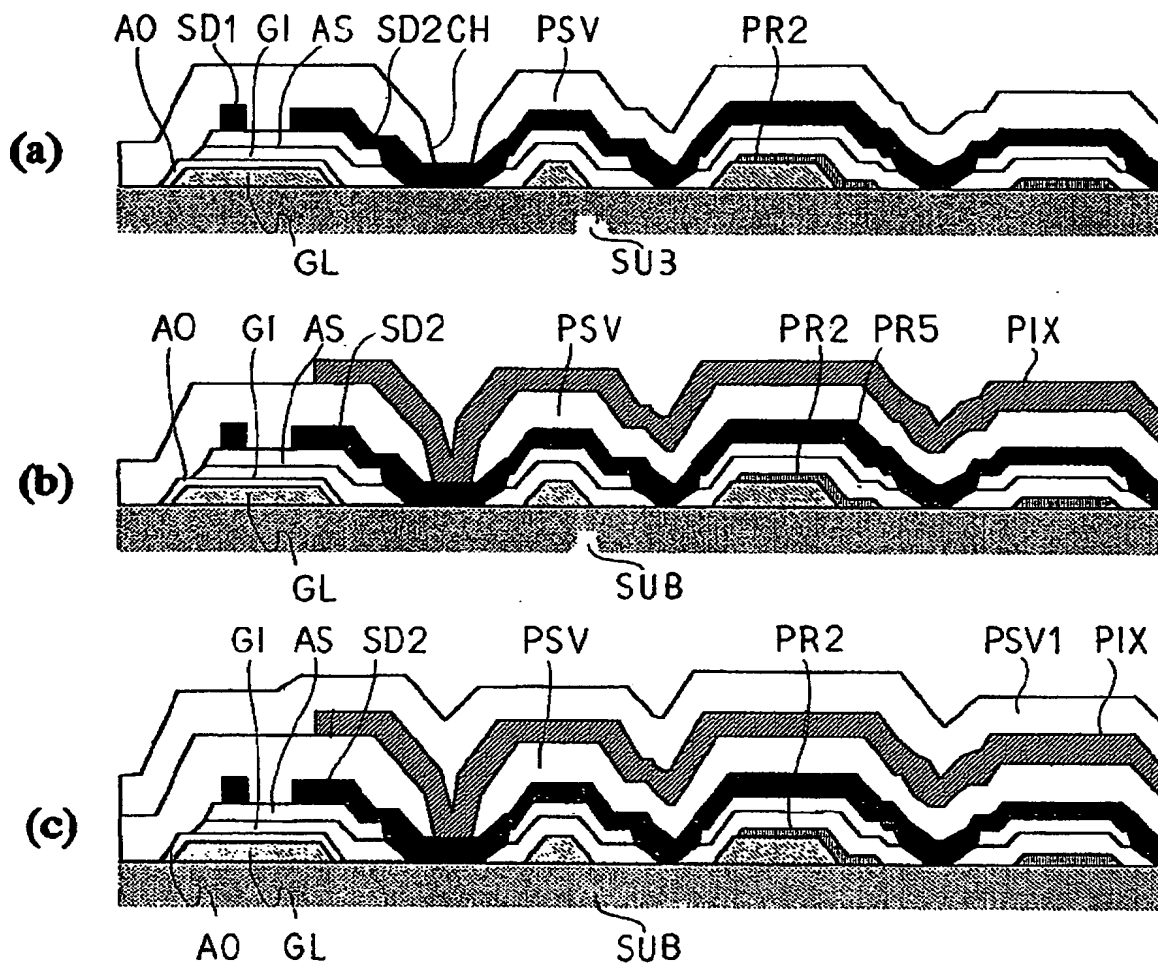
【図 5】

図 5



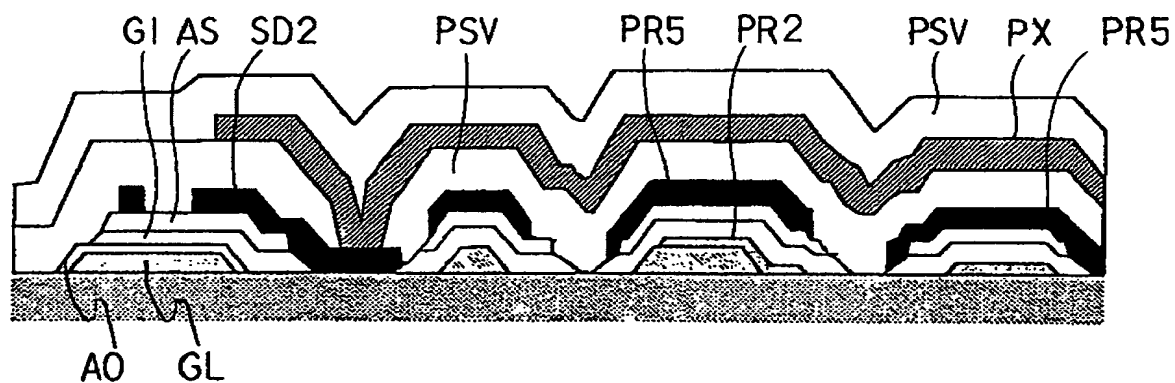
【図6】

図 6



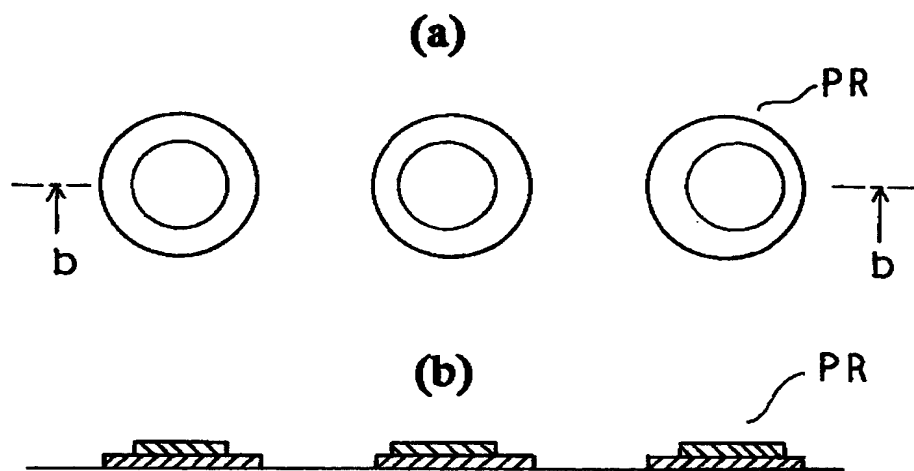
【図 7】

図 7



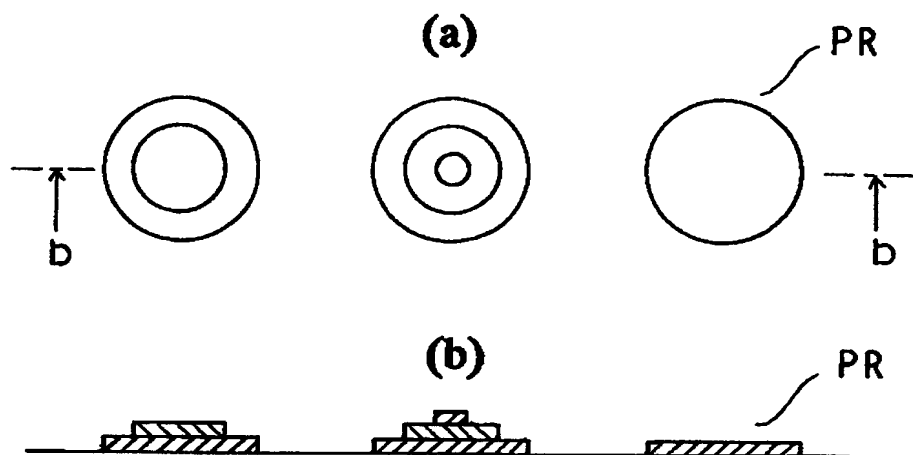
【図 8】

図 8



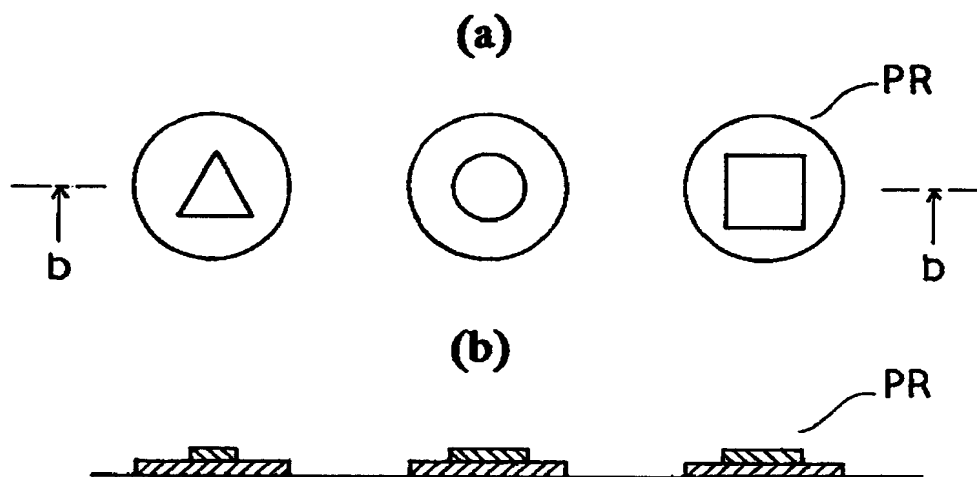
【図 9】

図 9



【図 1 0】

図 1 0



【書類名】 要約書

【要約】

【課題】 干渉光の発生を抑制する。

【解決手段】 液晶を介して互いに対向配置される基板のうち一方の基板の液晶側の各画素領域に他方の基板を介して入射される外来光を反射させる画素電極を備え、

この画素電極はその表面に凸部が散在されて形成されているとともに、前記各凸部は該画素電極を平面的に観た場合に異なる形状のものが2種以上ある。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願2000-372786
受付番号	50001579469
書類名	特許願
担当官	第二担当上席 0091
作成日	平成12年12月 8日

<認定情報・付加情報>

【提出日】	平成12年12月 7日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地

氏 名 株式会社日立製作所